

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-334897

(43)Date of publication of application : 22.11.2002

(51)Int.Cl.

H01L 21/60
H01L 21/3205
// H01L 21/308

(21)Application number : 2001-138818

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 09.05.2001

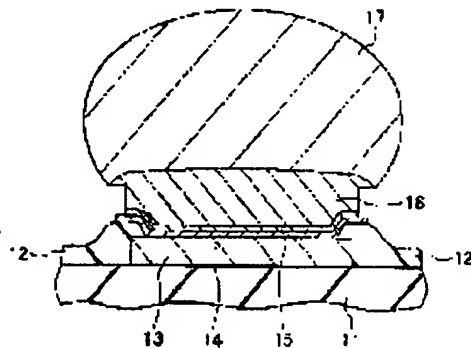
(72)Inventor : ITO TOSHIHIRO

(54) BUMP STRUCTURE OF SEMICONDUCTOR DEVICE AND FORMING METHOD THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a highly reliable bump structure of semiconductor device which is strong against thermal stresses with which lead-free mounting can be realized, while suppressing cracking.

SOLUTION: An electrode pad 13 for external connection; comprising principally of aluminum, is formed on an insulation film 11, while being surrounded by a passivation film 12. A diffusion preventing Cr layer 14 is formed tightly on the electrode pad 13 and first and second Cu layers 15 and 16 are formed tightly thereon. An Sn-Ag based fusion forming layer 17 is formed tightly on the second Cu layer 16.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-334897

(P2002-334897A)

(43) 公開日 平成14年11月22日 (2002. 11. 22)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
H 0 1 L 21/60		H 0 1 L 21/308	F 5 F 0 3 3
21/3205		21/92	6 0 3 B 5 F 0 4 3
// H 0 1 L 21/308			6 0 4 B
		21/88	T
		21/92	6 0 2 F
審査請求 未請求 請求項の数 2 O L (全 4 頁) 最終頁に続く			

(21) 出願番号 特願2001-138818(P2001-138818)

(22) 出願日 平成13年5月9日(2001.5.9)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 伊藤 俊広

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(74) 代理人 100095728

弁理士 上柳 雅誉 (外1名)

Fターム(参考) 5F033 HH08 HH11 HH14 HH17 MM08

MM14 PP15 PP27 QQ08 QQ19

QQ69 QQ73 VV07 XX13 XX17

XX28

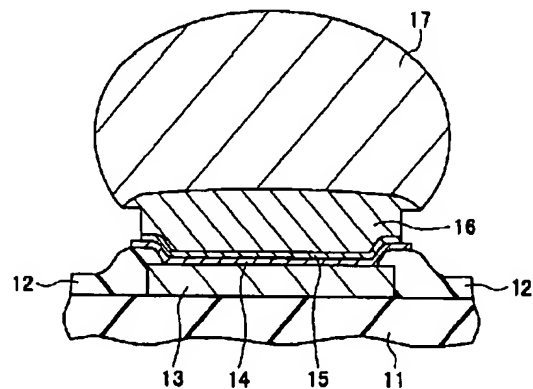
5F043 AA26 BB15 GG04

(54) 【発明の名称】 半導体装置の bumps 構造及びその製造方法

(57) 【要約】

【課題】熱応力に強く、クラックを発生させ難い、かつ、鉛フリー実装が可能な高信頼性の半導体装置の bumps 構造を提供する。

【解決手段】絶縁膜11上にバッシベーション膜12に囲まれた外部接続用のアルミニウムを主成分とする電極パッド13が形成されている。電極パッド13上に拡散防止用としてCr層14が密着形成され、Cr層14上に第1のCu層15、第2のCu層16が積層され密着形成されている。第2のCu層16にはSn-Ag系溶融成形層17が密着形成されている。



【特許請求の範囲】

【請求項1】 半導体装置におけるアルミニウムを主成分とする外部接続用電極上に密着形成されたCr層と、前記Cr層上に密着形成されたCu層と、前記Cu層上に密着形成されたSn-Ag系溶融成形層と、

を具備したことを特徴とする半導体装置の bumps 構造。

【請求項2】 アルミニウムを主成分とする外部接続用電極を含むウェハ上全面にCr層をスパッタ形成する工程と、

前記外部接続用電極上及びその近傍を除いて前記Cr層を選択的に除去する工程と、

前記Cr層上を含むウェハ上全面に第1のCu層をスパッタ形成する工程と、

前記第1のCu層にめっきレジストを形成する工程と、

前記第1のCu層を電極とした電解めっき法により前記めっきレジストのパターンに従って少なくとも外部接続用電極上に伸びる第2のCu層を形成する工程と、

前記第1のCu層を電極とした電解めっき法により前記第2のCu層上にSn-Ag系金属層を形成する工程と、

前記めっきレジストを除去する工程と、

前記第1のCu層の不要部分を選択的に除去する工程と、

前記Sn-Ag系金属層を溶融成形する工程と、を具備したことを特徴とする半導体装置の bumps 構造の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置の外部端子に係り、特にCSP (Chip Size Package または Chip Scale Package) 等のフリップチップ実装に必要な半導体装置の bumps 構造及びその製造方法に関する。

【0002】

【従来の技術】半導体装置の実装は、リードフレームを利用した製品の実装の他、はんだ bumps 等の外部接続端子を利用して回路基板に接続する製品も多用されている。その中でも、CSP (Chip Size Package または Chip Scale Package) は、半導体チップ表面のパッドに外部接続端子 (はんだ bumps) を直接形成し、基板にフリップチップ実装する構成を有する。従ってCSPは、実装面積が最小限に抑えられ、実装面の限られた製品、あるいは携帯機器等、小型化が要求される製品に使用される。

【0003】例えば、従来の半導体装置の bumps 構造として次のような構成がある。外部接続用のアルミニウムを主成分とする電極パッド上に、スパッタ法によりTi層及び第1のNi層を順次形成する。次に、この第1のNi層上に電解ストライクめっき法により第2のNi層を形成し、さらに、この第2のNi層上に第3のNi層

を電解めっき法により形成する。その後、第3のNi層上にはんだ層を形成する。これにより、接合の信頼性が高いはんだ bumps を得ることができる。このような構成は、特開平9-186161号に記載されている。

【0004】

【発明が解決しようとする課題】上述の特開平9-186161号に記載された構成によれば、スパッタ法による第1のNi層の形成と、電解ストライクめっき法による第2のNi層の形成との工程間でウェハの搬送移動がある。この移動時間に第1のNi層上に極僅かに薄い酸化膜が形成される不動態化現象が表れる可能性が懸念され、抵抗増加、 bumps 毎の抵抗ばらつき、不安定化の原因となる。

【0005】さらに、はんだ層 (Sn-Pb) は、延びが少なく、実装後の熱サイクル試験によって劣化が著しい。よって、はんだ bumps の接続部は、熱膨張率の違いによる応力の影響によってクラックを起こす恐れがある。クラックが発生すれば電気抵抗は増大し、最悪、オープンになるなどの不具合を招くという問題がある。また、Pb (鉛) は有害元素であって環境負荷が多めで、鉛フリーはんだ実装への傾向が強まっているのが現状である。

【0006】本発明は上記のような事情を考慮してなされたもので、熱応力に強く、クラックを発生させ難い、かつ、鉛フリー実装が可能な高信頼性の半導体装置の bumps 構造を提供することにある。

【0007】

【課題を解決するための手段】本発明に係る半導体装置の bumps 構造は、半導体装置におけるアルミニウムを主成分とする外部接続用電極上に密着形成されたCr層と、前記Cr層上に密着形成されたCu層と、前記Cu層上に密着形成されたSn-Ag系溶融成形層とを具備したことを特徴とする。

【0008】上記本発明に係る半導体装置の bumps 構造によれば、Cr層は拡散防止用としての役割もあると同時に、アルミニウムを主成分とする外部接続用電極との密着性、Cu層との密着性を良好とする。また、Cu層とSn-Ag系溶融成形層は、密着部分で合金を形成し密着性は強固となる。さらに、Sn-Ag系合金の延びは、はんだ層 (Sn-Pb) に比べて大きく、機械的性質においても優れた鉛フリー実装が実現される。

【0009】本発明に係る半導体装置の bumps 構造の製造方法は、アルミニウムを主成分とする外部接続用電極を含むウェハ上全面にCr層をスパッタ形成する工程と、前記外部接続用電極上及びその近傍を除いて前記Cr層を選択的に除去する工程と、前記Cr層上を含むウェハ上全面に第1のCu層をスパッタ形成する工程と、前記第1のCu層にめっきレジストを形成する工程と、前記第1のCu層を電極とした電解めっき法により前記めっきレジストのパターンに従って少なくとも外部接続

用電極上に伸びる第2のCu層を形成する工程と、前記第1のCu層を電極とした電解めっき法により前記第2のCu層上にSn-Ag系金属層を形成する工程と、前記めっきレジストを除去する工程と、前記第1のCu層の不要部分を選択的に除去する工程と、前記Sn-Ag系金属層を溶融成形する工程とを具備したことを特徴とする。

【0010】上記本発明に係る半導体装置の bumps 構造の製造方法によれば、拡散防止用として、また密着用として機能するCr層は、第1のCu層をスパッタ形成する前にバタニングしておく。第1のCu層は、第2のCu層及びSn-Ag系金属層を形成する際の電解めっきの電極となり、後に、不要部分は選択的にエッチング除去される。

【0011】

【発明の実施の形態】図1は、本発明の一実施形態に係る半導体装置の bumps 構造を示す断面図である。絶縁膜11上にパッシベーション膜12に囲まれた外部接続用のアルミニウムを主成分とする電極パッド13が形成されている。電極パッド13上に拡散防止用としてCr層14が密着形成され、Cr層14上に第1のCu層15、第2のCu層16が積層され密着形成されている。第2のCu層16にはSn-Ag系溶融成形層17が密着形成されている。

【0012】上記実施形態の構成によれば、Cr層14は拡散防止用として設けられつつ、下層の電極パッド13との密着性、上層のCu層15との密着性を良好とする。また、Cu層16とSn-Ag系溶融成形層17は、密着部分で合金を形成し密着性は強固となる。さらに、Sn-Ag系合金の伸びは、38.5%であり、はんだ層(Sn-Pb)の34.5%に比べて大きく、機械的性質においても優れた鉛フリー実装が実現できる。

【0013】図2(a)、(b)は、それぞれ本発明の一実施形態に係る上記図1の半導体装置の bumps 構造における製造方法の要部を工程順に示す断面図である。図1と同様の箇所には同一の符号を付して説明する。

【0014】図2(a)に示すように、絶縁膜11上にパッシベーション膜12に囲まれた外部接続用のアルミニウムを主成分とする電極パッド13が形成されている。電極パッド13上を含むウェハ上全面にCr層14を150nm程度スパッタ形成する。Cr層14は、フォトリソグラフィ技術を用いて電極パッド13上及びその近傍を除いて除去される。その後、Cr層14上を含むウェハ上全面に第1のCu層15を550nm程度スパッタ形成する。次に、この第1のCu層15上にめっきレジスト21をバタニング形成する。その後、第1のCu層16を電極とした電解めっき法によって、めっきレジスト21のパターンに従って少なくとも電極パッド11上に伸びる第2のCu層16を6μm程度形成する。

【0015】次に、図2(b)に示すように、第1のCu層15を電極とした電解めっき法によって第2のCu層16上にSn-Ag系金属層(厚さ14~50μm程度)171を形成する。Sn-Ag系金属は、Snの含有が多いと融点が高くなる。ここではAgに対しSnは2~3.5%程度含有させる。また、図示しないが、Sn-Ag系金属層171形成前に、第2のCu層16上に極薄い酸化膜が形成されるので、この酸化膜の除去工程、表面の洗浄工程を経る。

【0016】その後、めっきレジスト21を除去し、さらに、第1のCu層15の不要部分を選択的に除去する。第1のCu層15の選択的除去には、ウェットエッチングが用いられる。例えば硫酸+化酸化水素+水のウェットエッチングを施す。ここで硫酸は3%程度、過酸化水素は11%程度含有する。その後、常温の水洗処理(30秒程度)が行われる。これにより、スパッタ形成の薄い第1のCu層15の露出部が除去でき、コアめっきの第2のCu層16は多少エッチングされても影響ない程度のウェットエッチングが達成される。

【0017】その後、Sn-Ag系金属層171は、240~260℃の熱処理を経る。これにより、前記図1に示すような球形状のSn-Ag系溶融成形層17による bumps、すなわち鉛フリー実装用のSn-Ag系 bumps が実現される。

【0018】上記実施形態の方法によれば、拡散防止用として、また密着用として機能するCr層14は、第1のCu層15をスパッタ形成する前にバタニングしておく。第1のCu層15は、第2のCu層16及びSn-Ag系金属層171を形成する際の電解めっきの電極となり、後に、不要部分は選択的にエッチング除去される。熱処理により、Cu層16とSn-Ag系溶融成形層171は、密着部分で合金を形成し、密着性は強固となる。

【0019】このように、各金属層の密着性が良好で、熱サイクル試験においてもクラックを発生させることなく、かつ、鉛フリー実装が達成できる、信頼性の高い bumps 構造が実現できる。特に、回路基板では加熱、冷却時に発生する伸縮があり、CSPのようなフリップチップ実装において、接続部のクラック発生を抑制することができる。

【0020】

【発明の効果】以上説明したように本発明によれば、Cr層は拡散防止用としての役割もあると同時に、アルミニウムを主成分とする外部接続用電極との密着性、Cu層との密着性を良好とする。また、Cu層とSn-Ag系溶融成形層は、密着部分で合金を形成し密着性は強固となるばかりか、Sn-Ag系溶融成形層の伸びが良く、機械的性質に優れる。この結果、熱応力に強く、クラックを発生させ難い、かつ、鉛フリー実装が可能な高信頼性の半導体装置の bumps 構造を提供することができる。

る。

【図面の簡単な説明】

【図1】本発明の一実施形態に係る半導体装置の bumps 構造を示す断面図である。

【図2】(a)、(b)は、それぞれ本発明の一実施形態に係る上記図1の半導体装置の bumps 構造における製造方法の要部を工程順に示す断面図である。

【符号の説明】

11…絶縁膜

*

* 12…パッシベーション膜

13…電極パッド

14…Cr層

15…第1のCu層

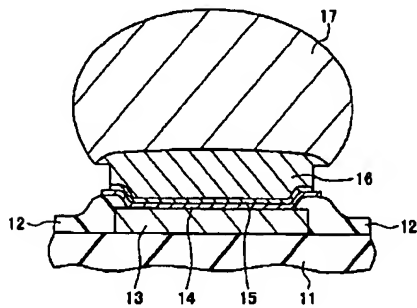
16…第2のCu層

17…Sn-Ag系溶融成形層

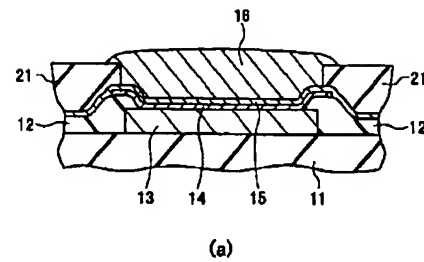
171…Sn-Ag系金属層

21…めっきレジスト

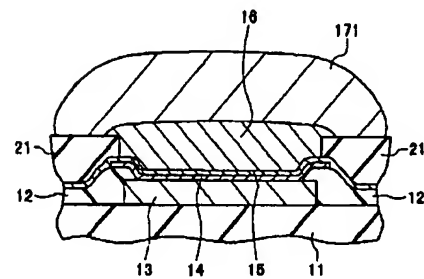
【図1】



【図2】



(a)



(b)

フロントページの続き

(51)Int.Cl.⁷

識別記号

F I

ターマコード (参考)

H 0 1 L 21/92

6 0 4 N

6 0 4 Q

BEST AVAILABLE COPY